

This Page Is Inserted by IFW Operations  
and is not a part of the Official Record

## **BEST AVAILABLE IMAGES**

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

**IMAGES ARE BEST AVAILABLE COPY.**

**As rescanning documents *will not* correct images,  
please do not report the images to the  
Image Problem Mailbox.**

## Automatic equalization system

Patent Number: ☐ EP0881639, A3  
 Publication date: 1998-12-02  
 Inventor(s): KIYOFUJI TAKASHI (JP); TONAMI JUNICHIRO (JP)  
 Applicant(s): VICTOR COMPANY OF JAPAN (JP)  
 Requested Patent: ☐ JP10326457  
 Application Number: EP19980109447 19980525  
 Priority Number(s): JP19970151529 19970526  
 IPC Classification: G11B20/10; H03L7/091; H04L25/497  
 EC Classification: G11B20/10A, H03L7/091, H04L25/03B1A5, H04L25/03B7  
 Equivalents: CN1200603, ☐ US6295316  
 Cited patent(s): EP0618574; EP0595454; US5568330; WO9610254

### Abstract

An automatic equalization system includes an analog-to-digital converter (3) for periodically sampling an analog signal representative of digital information in response to a sampling clock signal, and for converting every sample of the analog signal into a corresponding digital sample to convert the analog signal into a corresponding digital signal. A first device (6) operates for detecting a phase error of the sampling clock signal in response to a correlation between samples of the digital signal generated by the analog-to-digital converter. A second device (15,16,7) operates for controlling a frequency of the sampling clock signal in response to the phase error detected by the first device. A variable filter (4) operates for subjecting the digital signal generated by the analog-to-digital converter to a variable filtering process to convert the digital signal generated by the analog-to-digital converter into a filtering-resultant signal. The filtering process corresponds to a waveform equalization process. A third device (8) operates for detecting an amplitude error of the digital signal generated by the analog-to-digital converter in response to a correlation between samples of the filtering-resultant signal generated by the variable filter. A fourth device (8) operates for controlling the filtering process implemented by the variable filter in response to the amplitude error detected by the third device. The analog-to-digital converter, the first device, and the second device compose a phase locked loop while the variable filter, the third device, and the fourth device compose an amplitude error correcting loop separate from the

phase locked loop.



Data supplied from the esp@cenet database - I2

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平10-326457

(43) 公開日 平成10年(1998)12月8日

(51) Int.Cl. <sup>8</sup>	識別記号	F I
G 1 1 B 20/10	3 2 1	G 1 1 B 20/10
20/14	3 4 1	20/14
20/18	5 7 0	20/18
		3 2 1 A
		3 4 1 B
		5 7 0

審査請求 未請求 請求項の数 8 F D (全 11 頁)

(21) 出願番号 特願平9-151529

(22) 出願日 平成9年(1997)5月26日

(71) 出願人 000004329

日本ビクター株式会社

神奈川県横浜市神奈川区守屋町3丁目12番地

(72) 発明者 戸波 淳一郎

神奈川県横浜市神奈川区守屋町3丁目12番地 日本ビクター株式会社内

(72) 発明者 清藤 隆志

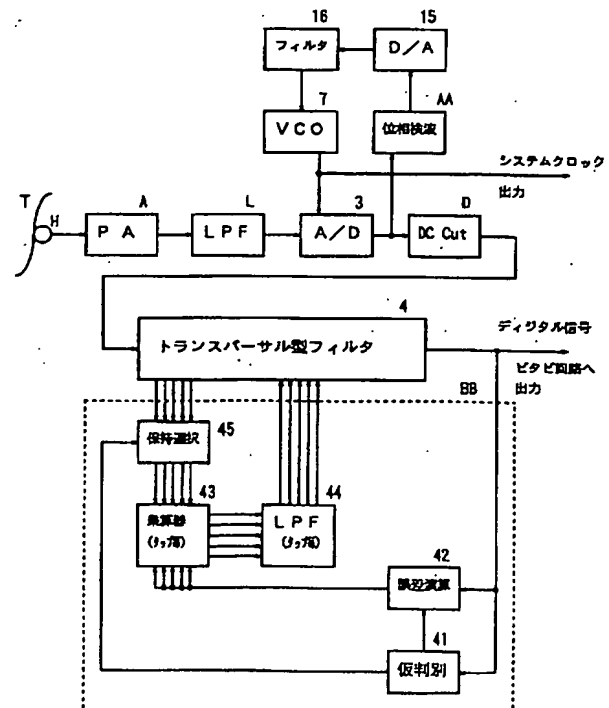
神奈川県横浜市神奈川区守屋町3丁目12番地 日本ビクター株式会社内

(54) 【発明の名称】 自動等化システム

(57) 【要約】

【課題】 伝送されたデジタル情報信号のエラーレートを抑えるために、各種情報帰還ループを分離して安定な動作を実現する自動等化システムを提供する。

【解決手段】 アナログ信号形態のデジタル情報をデジタル信号に変換処理する際、位相同期制御ループと、波形等化ループとを夫々分離し、各ループにおいて最尤検出を用いてデジタル情報信号の値を仮判別することによって収束範囲の広い、データレートサンプルによる自動等化システムを提供するもの。



## 【特許請求の範囲】

【請求項 1】 アナログ信号形態のデジタル信号をサンプリングする A/D 変換手段と、前記 A/D 変換手段のサンプリング周波数を制御する制御手段と、前記 A/D 変換手段からの出力信号の信号成分の相関を利用した最尤検出によって最も確からしいデジタル情報信号の値を仮判別を行う第 1 の仮判別手段と、前記第 1 の仮判別手段の仮判別結果に基づいて位相誤差信号を出力する第 1 の誤差演算手段とからなる位相同期制御ループと、前記 A/D 変換手段から出力されたデジタル情報信号の波形等化を行うための可変フィルタ手段と、前記可変フィルタ手段の出力から最も確からしいデジタル情報を仮判別する第 2 の仮判別手段と、これに基づく振幅誤差に応じた値を出力する第 2 の誤差演算手段と、前記 A/D 変換手段からのデジタル情報信号とその遅延信号とを夫々保持選択する保持選択手段と、前記第 2 の誤差演算手段から出力した振幅誤差と前記保持選択手段から出力した信号値とを乗算し、その結果に基づいて前記可変フィルタ手段のタップ係数を更新する更新手段とからなる波形等化ループとを備えることを特徴とする自動等化システム。

【請求項 2】 前記第 1 の誤差演算手段は、前記第 1 の仮判別手段の仮判別結果に基づいて、仮判別を行ったサンプリング点の隣り合う前後のサンプリング点を用いて位相誤差を演算することを特徴とする請求項 1 記載の自動等化システム。

【請求項 3】 前記位相同期ループにおいて、アナログ信号形態で供給されたデジタル情報を A/D 変換して得たデジタル情報信号に対して位相同期制御を行うことを特徴とする請求項 1 乃至 2 記載の自動等化システム。

【請求項 4】 前記第 1 の仮判別手段は、供給される信号のレベルあるいはその周波数特性に応じて、最も確からしいデジタル情報信号を仮判別するためのしきい値を適応的に可変することを特徴とする請求項 1 乃至 3 記載の自動等化システム。

【請求項 5】 前記第 2 の仮判別手段は、前記位相同期ループからのデジタル情報信号の信号成分の相関を利用した最尤検出によって最も確からしいデジタル情報信号の値を仮判別し、前記第 2 の誤差演算手段は、前記第 2 の仮判別手段の仮判別結果に基づいてこのデジタル情報信号の振幅誤差を得ることを特徴とする請求項 1 乃至 4 記載の自動等化システム。

【請求項 6】 前記デジタル情報信号は、符号間干渉を利用したパルシャルレスポンス方式により伝送されたデジタル情報信号であることを特徴とする請求項 1 乃至 5 記載の自動等化システム。

【請求項 7】 前記デジタル情報信号は、デジタル情報信号が記録された記録媒体からデジタル情報信号を再生する情報信号再生装置において再生されたデジタル情報信号であることを特徴とする請求項 1 乃至 6 記載

の自動等化システム。

【請求項 8】 前記デジタル情報信号は、帯域伝送によって送信されたデジタル情報信号を受信し再生する情報信号受信装置又は情報信号送受信装置において受信されたデジタル情報信号であることを特徴とする請求項 1 乃至 6 記載の自動等化システム。

## 【発明の詳細な説明】

【 0 0 0 1 】

【発明の属する技術分野】 本発明は、伝送されたデジタル情報信号のエラーレートを抑える自動等化システムに関する。

【 0 0 0 2 】

【従来の技術】 帯域伝送によって送信されたデジタル情報信号、又は記録媒体から再生されたデジタル情報信号等を復号して情報信号に含まれる映像／音声等の情報を再生するとき、種々の伝送路の特性の違い（記録媒体の違い、通信方式の違い等）、ノイズ混入の外的要因等によってデジタル情報信号のエラーレートが悪化することがある。

【 0 0 0 3 】 従来から伝送されたデジタル情報信号のエラーレートを抑えるために各種自動等化システムが提案されており、具体的には、伝送されたデジタル情報信号の値を正しく検出するためデータの存在時刻の信号サンプルの最大値レベル等を所定値に制御するレベル制御と、サンプリングクロックをデータ存在点の時刻に合わせるビット同期制御が必要であると共に、情報信号の低周波部と高周波部とに生じる劣化及び符号間干渉を補正するための波形等化处理等が必要である。

【 0 0 0 4 】 この自動等化システムとして「磁気ディスク用信号処理技術の最近の展望」（電子情報通信学会論文誌 C-II Vol. J75-C-II No. 11 pp. 611-623 1992年11月）による適応等化方式及び判定帰還等化方式等の信号処理方式が提案されていた。この自動等化システムは、例えば図 8 に示すように、アナログ信号形態で伝送されたデジタル情報信号のイコライジングを行う E Q 回路 1、E Q 回路 1 の出力信号のゲインを可変調節するゲイン調整回路 2、ゲイン調整回路 2 からの出力をサンプリングしてデジタル信号を得る A/D 変換器 3、A/D 変換器 3 からのデジタル信号の波形等化を行う波形等化回路 4、波形等化回路 4 からの波形等化された信号からデジタルの 2 値情報を判別するビタビ回路 5、波形等化回路 4 からの出力に基づいて位相同期制御を行う位相検波回路 6、位相検波回路 6 からの誤差信号に基づいて A/D 変換器 3 のサンプリングクロックを生成する電圧制御発振器 (VCO) 7、波形等化回路 4 からの出力に基づいて波形等化の係数を制御するための制御信号を出力する制御回路 8、波形等化回路 4 からの出力に基づいて補正すべきゲインレベルを得てゲイン調整回路 2 を制御する制御回路 9 とからなる。

【 0 0 0 5 】 上記したビタビ回路 5 からのデジタル 2

値情報は、図示しない伝送路に供給され、図示しない誤り訂正処理、デシャフリング（ディジタル V T R の記録処理の一つであるシャフリングに対応する処理）等の再生復調処理が施され、ディジタル情報に含まれる映像／音声等の情報が再生される。

【 0 0 0 6 】

【発明が解決しようとする課題】 上記した自動等化システムにおいて、上記したレベル制御、ビット同期制御を行う位相検波回路、V C O、及び波形等化処理を行う波形等化回路等はアナログの信号処理回路を用いているのが主流であり、個々の回路のパラメータのばらつき、経時変化に伴う回路特性に応じて調整が必要であり、設計が煩雑であるという不都合があった。

【 0 0 0 7 】これに対して、図 8 に示すように、この自動等化システムをディジタル回路で構成してアナログ回路の煩雑な調整を省略するものがあるが、位相同期ループ（A/D変換器 3、波形等化回路 4、位相検波回路 6、V C O 7）と、波形等化ループ（波形等化回路 4、制御回路 8）と、ゲインループ（波形等化回路 4、ゲイン調整回路 2）とが重なっており、個々の回路の演算処理に伴う信号遅延が生じるため、上記した調整が一層煩雑になるという不都合があった。

【 0 0 0 8 】また、図 8 では波形等化されたデータに基づいて位相同期制御を行っているため、上記した演算処理に伴う信号遅延によって位相同期ループのキャプチャレンジが狭くなるという不都合があった。このとき波形等化回路 4 はビタビ回路 5 の判別結果を用いて信号処理を行っており、ビタビ回路における最尤検出情報が確定するまで更に信号処理に遅延が生じるため、自動等化システム全体の特性を改善できなかった。

【 0 0 0 9 】安定なシステムを実現するには、上記した個々の回路をディジタル化することが最も適切と考えられるが、例えば、P L L（位相同期検出）回路は基本的にサイドロック（位相のずれた状態で位相同期制御がロック）してしまうという問題があり、上記したように演算処理に時間がかかると情報信号の周波数の引き込みを十分に行えず、安定且つ精度の高い情報信号の位相制御を行うためにはオーバーサンプリング（例えばシステムクロックを倍にしてサンプル情報を増やす等）を行う必要があり、回路規模、更なる演算時間の増大と共に消費電力も大きくなるという問題があった。

【 0 0 1 0 】

【課題を解決するための手段】そこで、本発明は、上記した課題を解決するために以下の構成を提供する。即ち、アナログ信号形態のディジタル信号をサンプリングする A/D変換手段（A/D変換器）(3)と、A/D変換器(3)のサンプリング周波数を制御する制御手段(7、A A)と、A/D変換器(3)からの出力信号の信号成分の相関を利用した最尤検出によって最も確からしいディジタル情報信号の値を仮判別を行う第 1 の仮判別手段（仮判

別回路）(13)と、仮判別回路(13)の仮判別結果に基づいて位相誤差信号を出力する第 1 の誤差演算手段（誤差演算回路）(14)とからなる位相同期制御ループと、A/D変換器(3)から出力されたディジタル情報信号の波形等化を行うための可変フィルタ手段（トランスバーサル型フィルタ；以下、「波形等化回路」又は単に「フィルタ」ともいう）(4)と、フィルタ(4)の出力から確からしいディジタル情報を仮判別する第 2 の仮判別手段（仮判別回路）(41)と、これに基づく振幅誤差に応じた値を出力する第 2 の誤差演算手段（誤差演算回路）(42)と、A/D変換器(3)からのディジタル情報信号とその遅延信号とを夫々保持選択する保持選択手段（選択保持回路）(45)と、前記第 2 の誤差演算手段（誤差演算回路）(42)から出力した振幅誤差と選択保持回路(45)から出力した信号値とを乗算し、その結果に基づいて前記可変フィルタ(4)のタップ係数を更新する更新手段とからなる波形等化ループとを備えることを特徴とする。

【 0 0 1 1 】

【発明の実施の形態】図 1 は本発明の自動等化システムの概略を説明するブロック図、図 2 は本発明の自動等化システムを説明するブロック図、図 3 は位相同期制御回路を説明するブロック図、図 4 は位相同期制御を説明するための図、図 5 は仮判別回路の動作を説明するための図、図 6 は波形等化回路を説明するためのブロック図、図 7 はサンプルされたディジタル情報信号を説明するための図である。以下図面を参照しつつ本発明の実施の形態を説明する。また、上述と同一の構成には同一符号を付しその説明を省略する。

【 0 0 1 2 】さて、本発明の自動等化システムは、図 1 に示すように、上述した E Q 回路 1、ゲイン調整回路 2、A/D変換器 3、波形等化回路 4、及びビタビ回路 5 に加え、上記した制御回路 9 はゲイン調整回路 2 からの出力信号に基づいて補正すべきゲインレベルを得てゲイン調整回路 2 を制御するようにして、上記した V C O 7 は新たな位相検波回路 A A によって制御される点、上記した波形等化回路 4 は新たな波形等化制御回路 B B によって制御される点で従来と異なる。

【 0 0 1 3 】また、上記の構成によって、伝送されるディジタル情報信号のゲイン調整ループと、位相同期制御ループと、波形等化ループとを夫々分離して形成したことに本発明の特徴を有するものである。

【 0 0 1 4 】例えば、回転ヘッドを用いて磁気テープにディジタル信号を記録し再生するディジタル V T R からの再生信号を例とし、この再生信号を自動等化するシステムを説明する。ここで、ディジタル情報信号は伝送方式に応じて変調されたアナログ信号形態で伝送されるものとする。図 2 に示すように、ディジタル情報信号が所定の信号処理を施されて記録された磁気テープ T から図示しない回転ドラムに搭載された磁気ヘッド（以下、回転ヘッドという）H からの再生信号を所定レベルまで増

幅するプリアンプA、プリアンプAからの再生信号に対して不要な周波数成分をカットするローパスフィルタL、フィルタLからの再生信号をサンプリングしてデジタル信号を出力するA/D変換器3、A/D変換器3の出力からサンプリングクロックの位相誤差を演算する位相検波回路AA、位相検波回路AAからの位相誤差信号をアナログ信号に変換するD/A変換器15、D/A変換器15の出力の内余分な周波数成分を除去するフィルタ16、フィルタ16の出力に基づいてA/D変換器3あるいはその他デジタル信号処理回路に供給するためのシステムクロックを発振するVCO7、A/D変換されたデジタル信号のDCレベルを設定するDC除去回路D、DC除去回路Dからのデジタル信号の波形等化を行う波形等化回路4、波形等化回路4の出力に基づいて等化回路4のタップ係数を制御する波形等化制御回路BBとからなる。

【0015】尚、波形等化回路4からの出力信号は上記したビタビ回路5等へ供給され、2値のデジタル情報が判別され、上述したように、図示しない誤り訂正処理、デシャフリング等の処理が施され、デジタル情報に含まれる映像/音声等の情報が再生される。

【0016】本発明の要部のひとつである位相検波回路AAは、図3に示すように、A/D変換器3からのデジタル信号を遅延する遅延回路11、12、遅延回路11からの遅延デジタル信号の仮判別を行う第1の仮判別回路13、A/D変換器3からのデジタル信号と遅延回路12からの遅延信号と第1の仮判別回路13からの仮判別結果に基づいて位相誤差信号を演算する第1の誤差演算回路14からなり、第1の誤差演算回路14の演算結果はアナログの電圧信号に変換するD/A変換器15へ供給され、D/A変換器15の出力信号はLPF16において不要な周波数成分を除去されVCO7へ供給される。

【0017】ここで、上記した位相検波回路AAは、位相検波回路6とは異なり、波形等化される前のA/D変換器3からのデジタル信号を仮判別することによって位相誤差信号を生成している点と、デジタル信号の仮判別に最尤検出のアルゴリズムを用いた点、及び最も確からしい「1」もしくは「-1」を仮判別しその隣り合うデータを演算に用いる点に特徴がある。

【0018】上記した遅延回路11、12は、例えば、デジタル情報信号のサンプリングクロックのタイミングだけ入力信号を遅延するものである。第1の仮判別回路13において遅延回路11の出力する遅延デジタル信号値を判別し、第1の誤差演算回路14において入力信号と遅延回路11、12を介した遅延信号とのレベル差を演算することにより、そのとき仮判別されるデジタル情報信号値に対して1サンプリングクロック前後の値のレベル差が得られる。例えば、図4(A)に示すようなデジタル情報信号波形が得られたとすると、サンプリングのタイミングaで「+1」が検出される。理想的な状況では、

その前後のサンプリングのタイミングa-1, a+1で情報信号の値は夫々「0」が検出される。上記したように、タイミングa-1, a+1間における信号レベル差は $0_{a-1} - 0_{a+1} = 「0」$ となる（このとき夫々のサンプリングタイミングにおける信号レベルを $0_{a-1}$ ,  $0_{a+1}$ とする）。ここで図4(A)～(C)の横軸tは時間を表す。

【0019】この情報信号がある位相差 $\theta$ で遅れていると、図4(B)に示すように、タイミングa-1, a, a+1で夫々検出される値がずれる。後述するように、タイミングaにおける情報信号の値が「+1」と仮判別されると、タイミングa-1, a+1間における信号レベル差は $0_{a-1} - X_{a+1} = 「-X_{a+1}」$ となる。同様に、この情報信号がある位相差 $\theta$ で進んでいると、図4(C)に示すように、タイミングa-1, a+1間における信号レベル差は $Y_{a-1} - 0_{a+1} = 「Y_{a-1}」$ となる。

【0020】そこで、この信号レベル差「 $-X_{a+1}$ 」あるいは「 $Y_{a-1}$ 」の値を誤差信号として上記したVCO7の発振周波数を制御させれば、デジタル情報信号の位相制御を行うことができる。但しこの位相のずれた状態のとき、タイミングaにおいて「+1」が検出されることが必要である。

【0021】第1の仮判別回路13の動作を説明する。尚、後述する第2の仮判別回路41もここで説明するのと全く同様の動作を行うものとする。図5(A)に示すような…1100010011110001…というデジタル情報信号が記録再生系によって記録されたとする。磁気記録再生系及びここでは詳述しない波形等化のためのトランスバーサル型フィルタは $1-D$  ( $D$ :ビット周期の遅延演算子)の伝達特性を有することから、同図(D)に示すように、…10(-1)001(-1)01000(-1)001…の情報信号が得られるはずである。(-1)は符号間干渉の影響である。

【0022】ここで、パーシャルレスポンス方式によるデジタル情報信号の磁気記録の符号化の伝達関数は $1/(1-D')$ であり、 $1/(1-D)(1+D)$ に分離できる。このうち $1-D$ は再生時の微分特性で代行することができる。即ち、再生される信号は $1-D$ の特性によって上記した…10(-1)001(-1)01000(-1)001…が得られる。そしてここでは詳述しないが、波形等化後の情報信号は $1+D$  (1ビット遅延及び加算)によって処理され、復号される。

【0023】再生信号波形は図5(B)に示すように得られたとする。図5(B)に示すように、再生信号に対して所定のタイミング①②…毎にサンプリングを行うとき、例えば、タイミング①に対して過去のサンプリング結果が「-1」と判定されると、図5(C)に示すように、タイミング①においてあるレベルの比較データ(点線矢印)が設定される。このとき仮判定値「-1」から次は「+1」を検出するため比較データは図中点線矢印のように一方向に設定される。

【 0 0 2 4 】次にサンプリングされるタイミング②において、検出されたレベルがタイミング①の比較データを越えたのでタイミング②における比較データの方向が+に切り替わると共にタイミング①のサンプリング値が「+1」と確定される。この時点でタイミング②の値は「0」か「-1」である。

【 0 0 2 5 】タイミング③において、検出されたレベルがタイミング②の値よりも「-1」に近いのでここではじめてタイミング②の値は「0」とであるとされる。タイミング④において、検出されたレベルがタイミング③のレベルと比較して「0」に近く、かつタイミング③の比較データを越えないので、③の値は不確定のままタイミング④の値が「0」に確定される。タイミング⑤において、検出されたレベルがタイミング③の比較データを越えたので③のサンプリング値「-1」が確定される。

【 0 0 2 6 】即ち、「+1」、「-1」等の値は急峻な波形を持っているので、その前後の波形は設定された比較データを越えるはずである。従って、あるサンプリング値に対し、次のサンプリング値がその比較データを越えず、より「0」に近い値であった場合、そのデータは「0」と確定する。但し前のデータは確定しない。

【 0 0 2 7 】例えば、タイミング④の時点でサンプリング値「0」が確定しているが、③のデータは不確定のまま、タイミング⑤が検出されてはじめてタイミング③が確定される。タイミング⑤の検出レベルが③のレベルより更に低ければ③の値が「0」に確定され、図 5

(C) のように、タイミング⑤の検出レベルが④のレベルより大きければ③の値が「-1」に確定する。タイミング⑥以降は同様のサンプリングが行われていく。

【 0 0 2 8 】こうして第 1 の仮判別回路 13 は、最も確からしい「+1」と「-1」とを検出しているが、言い換えれば「+1」あるいは「-1」が確定したらその他の値は「0」として処理するものである。従って急峻な波形を持つ前後の値で符号間干渉によって本来「0」であるべき値にノイズが加わることによって、従来のスレッシュレベルから「+1」あるいは「-1」と誤判別されるようなときでも「0」を確定することができる。

【 0 0 2 9 】デジタル情報信号の場合、特にパースャルレスポンス方式によって記録されたデジタル信号は符号間干渉を応用した記録方式であるため、同じ方向の山が連続して検出されることはない。例えば、...00100...と入力されたデジタル情報信号は...001(-1)0...というように検出され、+1の孤立パルスに続いて-1の値を持つ符号間干渉が生じる。よって、あるサンプリングによって「+1」のレベルが 2 回判別されたら「-1」がサンプリングされる前に同じ「+1」が検出されることはない、いずれかの「+1」はノイズである。

【 0 0 3 0 】このいずれかの「+1」がノイズであるか真の(あるいは確からしい)「+1」であるかを最尤検出のアルゴリズムを用いて判別する。これは確からしい

値を求めていく検出方法であり、信号成分に相関があってノイズ成分には相関がないことを前提としている。例えば、あるサンプリングによって「+1」のレベルが検出され、次のサンプリングで更にレベルの高い「+1」が検出されたら、レベルの高い方がこの場合確からしい「+1」である。だがこの更にレベルの高い「+1」の代わりに「-1」らしきものが検出されたらその直前の「+1」が確からしい値と判別される。つまりある「+1」のサンプリングの後で更に高いレベルのサンプルが得られるか低いレベルのサンプルが得られるかで判別結果が変わる。また、あるサンプリングで「+1」が検出され、その次が「-1」らしきものであっても、更にその次のサンプリングで更に低いレベルの「-1」らしきものが検出されたら、その直前の「-1」らしきものはノイズとみなし「0」であったと判別する。

【 0 0 3 1 】第 1 の仮判別回路 13 は、仮判別結果を図 3 に示す誤差演算回路 14 に供給する。誤差演算回路 14 は、A/D 変換器 3 からのデジタル信号と遅延回路 11, 12 を介して得られた遅延デジタル信号との差分を出力する減算器 141、減算器 141 の出力と、これを反転するインバータ 142 と、誤差レベルがないことに対応する所定の信号を出力する信号出力回路 143、第 1 の仮判別回路 13 の仮判別結果に基づいて減算器 141 の出力と、インバータ 142 の出力と、信号出力回路 143 の出力とを夫々切り換える切換回路 144 とから構成される。

【 0 0 3 2 】上記した仮判別結果が「+1」のときは切換回路 144 から減算器 141 の出力を切換え選択し、「-1」のときはインバータ 142 の出力を切換え選択する。これは、(一)の極性に対応するためである。一方、仮判別結果が「0」のときは信号出力回路 143 の出力を切換え選択する。

【 0 0 3 3 】切換回路 144 は仮判別結果と実際に供給されたデジタル信号とのレベル差信号を誤差信号として図 2 の D/A 変換器 15 に供給する。D/A 変換器 15 は誤差信号をある電圧の信号としてフィルタ 16 に供給する。このフィルタ 16 は供給された電圧の信号を積分して低周波数成分の信号を出力し、VCO 7 に供給する。

【 0 0 3 4 】VCO 7 にはサンプリングクロック毎に得られた誤差信号のレベル情報が積分された信号が供給されることになる。例えば、誤差信号が上記した「-Xa+1」のように負(一)の値に大きくなるとこの情報信号の位相が遅れていると見做してVCO 107 はクロックの位相を遅らせ情報信号の位相と合うように上記した A/D 変換器 3 のサンプリングクロックを制御する。

【 0 0 3 5 】また、上記した誤差信号が「Ya-1」のように正(+)の値に大きくなるとこの情報信号の位相が進んでいると見做してVCO 7 はクロック位相を進ませ情報信号の位相と合うように上記した A/D 変換器 3 のサンプリングクロックを制御する。

【 0 0 3 6 】ここで、上記したように仮判別回路 13 が

10

20

30

40

50

「-1」を仮判別したときは、位相の遅れ／進みに対して、誤差信号の極性が逆転するので（即ち、誤差信号が（-）の値にずれると位相が進んでいる、（+）の値で位相が遅れている）、減算器141からの差分をインバータ142で反転した信号を切換出力するように誤差演算回路14が制御される。その後は上記したと同様の処理により、VCO7の発振周波数制御が行われる。

【0037】更にここで、上記した仮判別回路13が

「0」を仮判別したときは、信号出力回路143から「エラーなし」を表す所定レベルの信号が出力される。あるいはこのとき、切換回路144は減算器141からの信号もインバータ142からの信号も切換選択しないニュートラルの状態にして誤差信号を出力しないようにしてもよい。

【0038】こうして最も確からしいデジタル情報信号の「+1」又は「-1」を検出し、これに基づいて情報信号の位相誤差を演算することができるので、デジタル情報信号の位相が誤った位相にロックすることがなくなり、正確な位相に収束していくという効果がある。

【0039】ここで、確からしい「+1」あるいは「-1」が検出された前後のレベル誤差の値がノイズレベルによって大きく変動することがあるが、サンプリングクロック毎に細かくレベル誤差が出力されても、フィルタ16によって十分に長い積分処理が施されるので、VCO7に供給する誤差信号としてはこの変動は吸収され、問題はない。また、収束過程の初期段階ではすべてを完全に判別することは困難であるが、確率的に正しい判別を多く行うことによりデジタル情報信号の位相は正しい位相に向かって収束する。

【0040】こうして再生されたデジタル信号に対して確からしいデジタル情報信号値を判別することにより、イコライザ、波形等化回路等の回路を経由しないので、これらの情報帰還ループと分離することが可能となり、誤判別等の影響を受けない位相制御を行うことができるという効果がある。またこのとき、仮判別を行うサンプリング点の隣り合う信号値から得られるエラーレベルを大きくとることができるので、誤差信号の演算に有利であるという効果がある。更にこのとき、本位相同期制御回路をほとんどデジタル回路で構成することができるので特性のばらつきがほとんどなく、安定した動作を確保できるという効果がある。

【0041】A/D変換器3からのデジタル信号はDC除去回路Dを経て波形等化回路4に供給される。波形等化回路4は、例えば、図2に示すように、入力されたデジタル信号の符号間干渉の影響を低減するトランスバーサル型フィルタからなる。このフィルタ4のタップ出力を保持し、第2の仮判別回路41からの制御信号に基づいて保持信号を出力する保持選択回路45、このフィルタ4の出力からデジタル信号の値を仮判別する第2の仮判別回路41、第2の仮判別回路41からの制御信号に基づいてフィルタ4の出力から求めた誤差信号を出力する

第2の誤差演算回路42、第2の誤差演算回路42からの誤差信号と保持選択回路45の出力とを乗算する乗算回路43、乗算回路43の出力信号の低周波成分を積分してタップ係数を出力するローパスフィルタ44とからなる。

【0042】フィルタ4の出力は上記した第2の誤差演算回路42と第2の仮判別回路41とに夫々供給される。第2の誤差演算回路42は、例えば図6に示すように、理想的な情報信号の「+1」レベル、「0」レベル、「-1」レベルがプリセットされている信号レベル生成回路421~423、信号レベル生成回路421~423の出力する信号レベルと供給されたフィルタ4出力との差分を得る減算器424~426、減算器424~426の出力を夫々保持するラッチ回路427~429、ラッチ回路427~429の出力と減算器425からの出力とを夫々切換え出力する切換回路420とからなる。

【0043】上記したレベル判定回路421~423は夫々再生すべきデジタル情報信号の理想的な「+1」、

「0」、 「-1」の信号レベル値が夫々設定されており、これを減算器424~426に夫々供給している。減算器424~426はフィルタ4出力との差分（振幅誤差）をラッチ回路427~429に供給し、ここでこの振幅誤差を保持する。

【0044】第2の仮判別回路41は上記した第1の仮判別回路13と同様の動作によりフィルタ4から出力されるデジタル信号の値を仮判別し、その結果に応じて上記したラッチ回路427~429、切換回路420を夫々制御する。

【0045】上記した第2の仮判別回路41は図5と同様のデジタル信号を仮判別するので、例えば、図5において上記したタイミング①において仮判別結果が「0」もしくは「+1」という確定しない値に設定されたとき、検出された信号レベルと理想の信号レベル（この場合「0」と「1」）との差分（振幅誤差）が減算器424、425よりラッチ回路427、428へ夫々供給、保持される。タイミング②で検出された値が①の比較データ（図5

（C））を超えることによってタイミング①のサンプリング値が「+1」と確定するのでこのとき仮判別回路41からの制御信号に基づいてラッチ回路427と切換回路420とが制御されてラッチ回路427からの振幅誤差を乗算回路43に供給する。

【0046】タイミング②で検出された値が①の比較データを越えず「0」に近い場合は①は不確定のままで②の値が「0」に確定して切換回路420が減算器425からの信号を出力するよう切換えられる。また、タイミング②で検出された値が①の比較データを越えず「+1」に近い場合は①の値が「0」と確定され、切換回路420がラッチ回路428からの信号を出力するよう切換えられる。同様にして「-1」が確定した場合は切換回路420がラッチ回路429からの出力を切換える。

【0047】ここで、図6では三系統の信号レベル生成



回路421~423を用いているが、例えば、信号レベル生成回路421, 423を共用することにより減算器424, 426及びラッチ回路427, 429も共用して2系統のレベル判定を行うようにしてもよい。例えば、共用の信号レベル生成回路は、過去の値に対して「+1」の判定を行うときは「+1」のスレッシュレベルを設定して、これによりフィルタ4から入力される信号のレベルを判定し、過去の値に対して「-1」の判定を行うときは「-1」のスレッシュレベルを設定して、これによりフィルタ4から入力される信号のレベルを判定するというように、2つのレベルを1つの生成回路によって生成する。

【0048】こうして、上記した多値（3値）の情報信号…10-1001-101000-1001…が等化によって得られるので、この波形等化回路の後段に構成される1+Dの遅延回路及び図示しない判別回路によって2値のデジタル情報信号…1100010011110001…を再生することができる。また、あるサンプリングで「+1」が検出され、その次が「-1」らしきものであっても、更にその次のサンプリングで更に低いレベルの「-1」らしきものが検出されたら、その直前の「-1」らしきものはノイズとみなし「0」であったと判別する。

【0049】一方で、上記したフィルタ4に供給されるデジタル信号は保持選択回路45に供給される。ここで、上記したフィルタ4は、ここでは図示しないが、例えば複数タップの遅延回路を有するものであり、この遅延回路の各々の出力（タップデータという）は保持選択回路45に夫々供給される。図6に示すようにこの保持選択回路45はタップ数と同数のラッチ回路451と切換回路452とから構成される。ここでは代表してラッチ回路451と切換回路452とについて説明する。

【0050】フィルタ4の各タップ出力は保持回路45のラッチ回路451と切換回路452とに夫々供給される。ラッチ回路451と切換回路452は上記した仮判別回路41によって動作制御されており、例えば、仮判別回路41の制御により切換回路420がラッチ回路427からの出力を選択したとき保持選択回路45の切換回路452はラッチ回路451からの出力を選択し、切換回路420が減算器425からの出力を選択したとき切換回路452はスルーの選択をする（即ち、フィルタ4からのタップデータを出力する）。

【0051】ここで、切換回路420がラッチ回路427~429からの出力を選択したときはラッチ回路451において、それまでにラッチされた信号が出力されると共にフィルタ4からのタップデータが新たにラッチされ更新される。

【0052】また、上記したフィルタ4からの出力信号は上述のように、信号遅延の生じた振幅誤差との遅延誤差を吸収するためここでは図示しない遅延素子を介して保持回路45に供給されるものとする。

【0053】誤差演算回路42から振幅誤差は、上記した

保持選択回路45からの出力信号と共に、図2に示す乗算器43に供給され、保持選択回路45からの出力と個々（タップ毎）に乗算される。乗算器43は上記したフィルタ4の遅延回路のタップ数と同数の乗算器を備えていることは言うまでもない。

【0054】乗算器43の出力はローパスフィルタ44に夫々供給され、個々の入力毎に乗算器43の出力の低周波成分を積分し、タップ係数を生成し、フィルタ4に供給する。フィルタ40はここでは図示しない乗算器において上記した各遅延回路からのタップデータとフィルタ44からのタップ係数とを乗算し、図示しない加算器においてこれら乗算出力を加算合成し、後段のビタビ回路5と第2の誤差演算回路42、第2の仮判別回路41とに夫々供給する。

【0055】こうして、フィルタ4において、仮判別回路41がDC除去回路Dからのデジタル信号の値を判別すると共にその値が所定のレベルに対してどれだけの誤差を持っているかを検出し、この検出結果と保持選択回路45によって出力された値とを乗算することによって確からしいデジタル信号の値とノイズとを区別してデジタル信号の波形等化を行うことができる。

【0056】ここで、振幅誤差の出力されるタイミングが入力信号によって変化するがローパスフィルタ44によって十分に長い積分処理が施されるのでクロック単位でデータの確定が前後しても問題はない。また、収束過程の初期段階ではすべてを完全に判別することは困難であるが、確率的に正しい判別を多く行うことにより波形等化の係数データは正しい値に向かって収束するのでデータの発散を防ぐことが可能となる。

【0057】図7（A）に示すようなデジタル情報信号が本自動等化システムに入力されるとき、位相同期ループ（A/D変換器3、位相検波回路AA、D/A変換器15、フィルタ16、VCO7）によってこのデジタル情報信号の位相同期を制御し、更に波形等化ループ（フィルタ4、波形等化制御回路BB）でこの情報信号の波形等化を行うことにより、同図（B）に示すようにデジタル情報の3値（[+1]、[0]、[-1]）が確からしい値に収束して得られる。従って、後段のビタビ回路5においてデジタル情報信号の値を確実に判別することができる。

【0058】尚、図7において、横軸はデジタル情報信号のサンプル時間、縦軸はサンプルレベルを表すものとする。また、同図の◆（Main Signal）はデジタル情報信号のサンプルデータを表す。

【0059】こうして、デジタルVTR等の記録再生装置から再生されたデジタル情報信号に対して、確からしい再生デジタル情報信号を判別することにより波形等化の収束が早くなると共に、収束範囲を広げることができるという効果がある。また、本波形等化回路をほとんどデジタル回路で構成することができるので特性

のばらつきがほとんどなく、安定した動作を確保できるという効果がある。

【0060】上記した第2の仮判別回路41の比較データ、及び第2の誤差演算回路42の信号レベルは、夫々あらかじめ定められたしきい値によって設定され、これに基づいて再生信号から3値の情報信号の判別を行うことを述べたが、例えば、本波形等化回路4に供給される信号のレベル、その周波数特性等によって上記したしきい値を適応的に可変しても良いことは勿論である。例えば、本波形等化回路4に供給される信号の2次微分を求めたり、上記したタップ係数の値によって波形等化すべき信号の周波数特性に応じたしきい値を設定しても良い。

【0061】尚、本自動等化システムと、調整用のイコライザを含むプリフィルタ等を併用することによって、より精度の高い波形等化を行うように構成しても良いことは勿論である。またそのとき、例えば、本波形等化回路4のタップ係数を用いてこのプリフィルタのタップ係数を自動的に決定するようにしても良いことは勿論である。

【0062】尚、本自動等化システムは、例えば、デジタルVTRのようにデジタル情報信号を記録再生する記録再生装置において再生された信号の波形等化を行うことを前提にしたが、デジタル情報信号の伝送路を用いるものであればそのメディアに限定されるものではなく、デジタルディスクの記録再生装置、通信用モデム、ゴーストキャンセラ等の信号送受信装置等に用いても良いことは勿論である。

【0063】尚、トランスバーサル型フィルタを用いた波形等化回路にはゼロ＝フォーシング(Zero-Forcing)アルゴリズムを用いたものがあり、これは上記した実施の形態のように波形等化回路の出力を入力信号と演算するものではなく(因みに、本実施の形態では最小2乗誤差アルゴリズムを用いたものである)、出力信号のみによって入力信号のタップ係数を制御するものであるので、上記した波形等化回路に対して波形等化回路の出力を入力信号との間で演算する構成を省略することができ、更に2値論理演算が用いられる分簡易な構成とすることができる。そこで、例えば、上記した第2の仮判別回路41をこのゼロ＝フォーシング波形等化回路に用いて更に簡易な構成による波形等化回路を実現しても良いことは勿論である。

【0064】但し、このゼロ＝フォーシング波形等化回路には収束条件があり、出力信号のみからタップ係数制御を行うため、デジタルVTR等からの再生デジタル情報信号のように大きなジッタを持つものに対しては

信号値が発散する場合がある。よってデジタル情報信号送受信装置などの通信機器で有用であるといえる。

【0065】尚、本波形等化回路において、再生デジタル情報信号の誤差レベルに基づくタップ係数更新用の乗算器等、トランスバーサル型フィルタの信号演算は、従来の構成を用いることができるので、波形等化回路全体の演算制御は従来より煩雑になるものではない。

【0066】

【発明の効果】本発明によれば、ゲイン制御ループと、位相同期ループと、波形等化ループとを夫々デジタル回路で構成することにより、信号処理回路の無調整化を実現することができるので、安定な自動等化システムを実現することができるという効果がある。

【0067】また、本発明によれば、上記した効果に加え、ゲイン制御ループと、位相同期ループと、波形等化ループとを夫々分離して構成することができるので、各ループの信号処理においてシステム全体に影響する遅延を生じすることを防ぐことができるという効果がある。

【0068】また、本発明によれば、上記した効果に加え、伝送されるデジタル信号のデータレートでサンプルされた信号を処理しているので、オーバーサンプリングによる回路規模、演算処理時間の増大、消費電力の増大を抑えた、簡易な構成を提供することができるという効果がある。

【図面の簡単な説明】

【図1】本発明の自動等化システムの概略を説明する図である。

【図2】本発明の自動等化システムを説明するブロック図である。

【図3】位相同期制御回路を説明するブロック図である。

【図4】位相同期制御を説明するための図である。

【図5】仮判別回路の動作を説明するための図である。

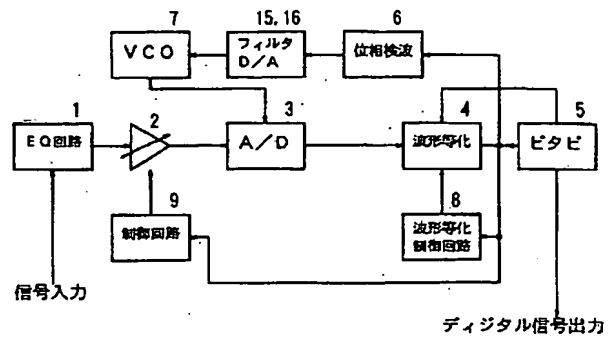
【図6】波形等化回路を説明するためのブロック図である。

【図7】サンプルされたデジタル情報信号を説明するための図である。

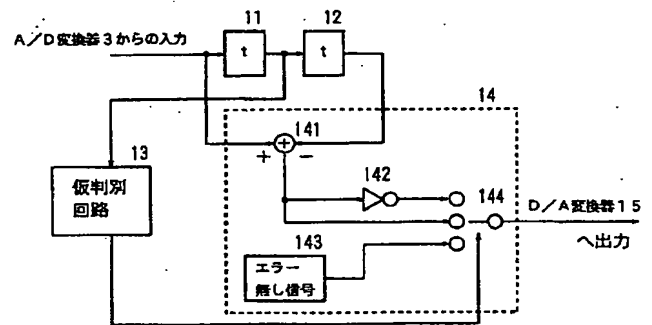
【符号の説明】

3…A/D変換手段(A/D変換器), 13…第1の仮判別手段, 14…第1の誤差演算手段, AA…位相検波回路, 4…可変フィルタ手段(トランスバーサル型フィルタ), 41…第2の仮判別手段, 42…第2の誤差演算手段, 43, 44…更新手段(乗算器, ローパスフィルタ), 45…保持選択手段(保持選択回路), BB…波形等化制御回路。

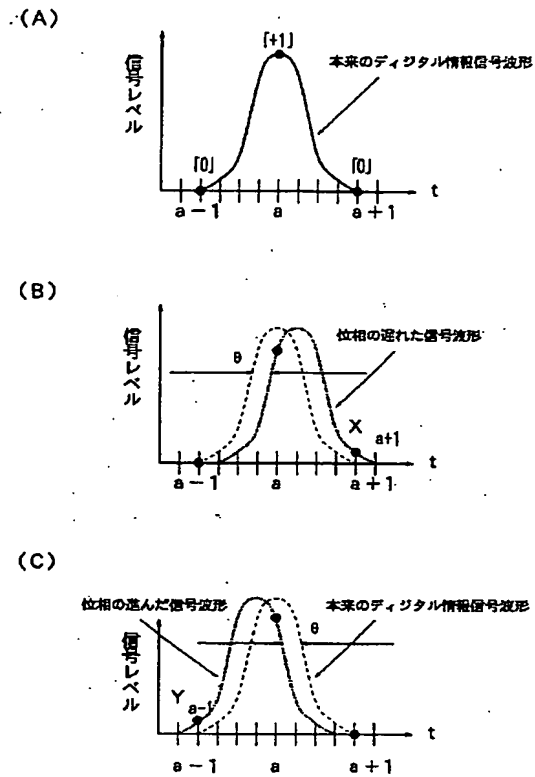
【图 8】



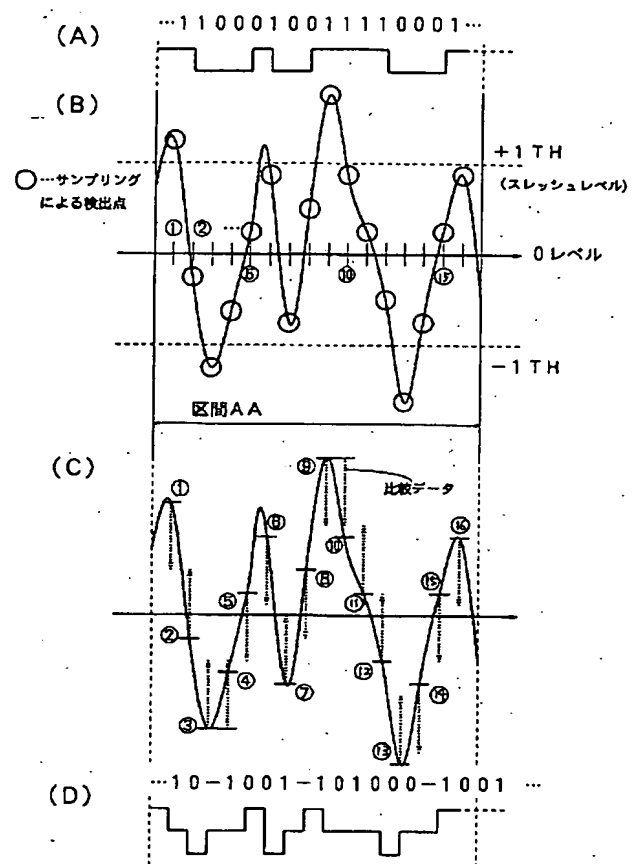
【図 3】



【図 4】

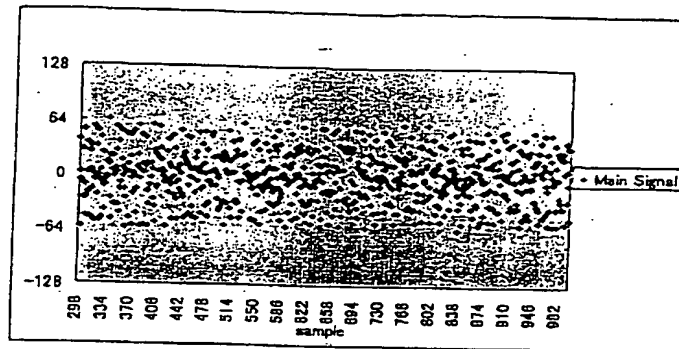


【図 5】

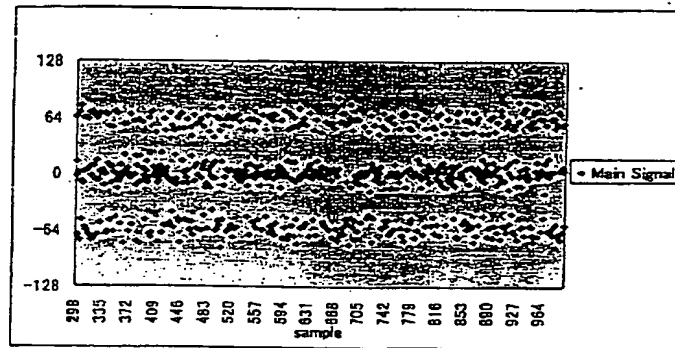


【図 7】

( A )



( B )



【手続補正書】

【提出日】平成 9 年 7 月 2 4 日

【手続補正 1】

【補正対象書類名】明細書

【補正対象項目名】図面の簡単な説明

【補正方法】変更

【補正内容】

【図面の簡単な説明】

【図 1】本発明の自動等化システムの概略を説明する図である。

【図 2】本発明の自動等化システムを説明するブロック図である。

【図 3】位相同期制御回路を説明するブロック図である。

【図 4】位相同期制御を説明するための図である。

【図 5】仮判別回路の動作を説明するための図である。

【図 6】波形等化回路を説明するためのブロック図である。

【図 7】サンプルされたデジタル情報信号を説明するための図である。

【図 8】従来の自動等化システムの概略を説明する図である。

【符号の説明】

3…A/D変換手段(A/D変換器), 13…第1の仮判別手段, 14…第1の誤差演算手段, AA…位相検波回路, 4…可変フィルタ手段(トランスバーサル型フィルタ), 41…第2の仮判別手段, 42…第2の誤差演算手段, 43, 44…更新手段(乗算器, ローパスフィルタ), 45…保持選択手段(保持選択回路), BB…波形等化制御回路。

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2000-187945

(P2000-187945A)

(43) 公開日 平成12年7月4日 (2000.7.4)

(51) Int.Cl. <sup>7</sup>	識別記号	F I	テーマコード* (参考)
G 1 1 B 20/14	3 4 1	G 1 1 B 20/14	3 4 1 B 5 D 0 4 4
20/18	5 3 4	20/18	5 3 4 A
	5 7 0		5 7 0 F
	5 7 2		5 7 2 C

審査請求 未請求 請求項の数17 O L (全 11 頁)

(21) 出願番号	特願平11-84760	(71) 出願人	000002369 セイコーエプソン株式会社 東京都新宿区西新宿2丁目4番1号
(22) 出願日	平成11年3月26日 (1999.3.26)	(72) 発明者	平山 浩志 長野県諏訪市大和3丁目3番5号 セイコーエプソン株式会社内
(31) 優先権主張番号	特願平10-295653	(72) 発明者	清水 正 長野県諏訪市大和3丁目3番5号 セイコーエプソン株式会社内
(32) 優先日	平成10年10月16日 (1998.10.16)	(74) 代理人	100093388 弁理士 鈴木 喜三郎 (外2名)
(33) 優先権主張国	日本 (J P)		

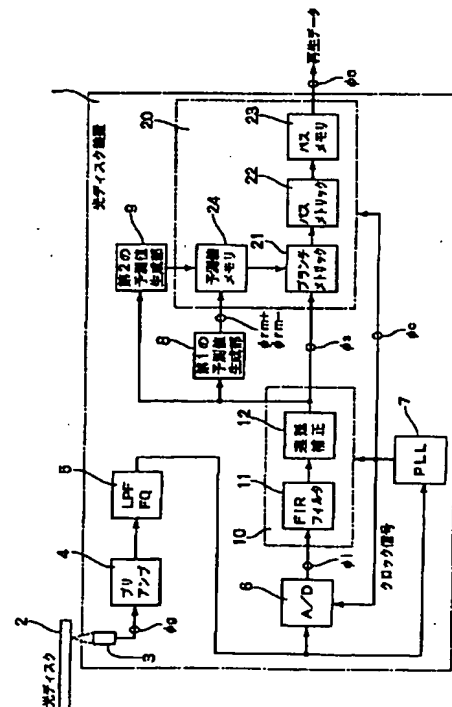
最終頁に続く

## (54) 【発明の名称】 再生装置および再生方法

## (57) 【要約】

【課題】 光ディスク装置に記録されたデジタルデータを高速で復号できる信頼性の高い再生装置を提供する。

【解決手段】 PRML方式の再生装置において、PR (1221) 方式により等化出力したサンプル値系列を評価する予測値のうち、中央値を評価する予測値を2つ設け、さらに、これらの予測値  $\phi m r +$  および  $\phi m r -$  をサンプル値系列  $\phi s$  から生成する。アシンメトリにより、再生されたサンプル値系列が非対称であっても、中央値を評価する予測値を2つ設けることにより、短時間で精度良く評価することができ、さらに、予測値をサンプル値から生成することにより、光ディスクの状態の評価に反映できるのでいっそう高速で信頼性の高い再生データを得ることができる。



## 【特許請求の範囲】

【請求項 1】 デジタルデータの記録された記録媒体から得られた読取信号をパーシャルレスポンスによる波形等化を行いサンプル値系列に変換するパーシャルレスポンス等化手段と、

前記サンプル値系列を複数の予測値を用いて最尤復号しデジタルデータを再生する最尤復号手段とを有し、

この最尤復号手段は、前記サンプル値系列の中央値付近に対応する 2 つの前記予測値を備えており、前記サンプル値系列の傾向に応じて選択することを特徴とする再生装置。

【請求項 2】 請求項 1 において、前記サンプル値系列から所定のアルゴリズムにより前記中央値付近に対応する 2 つの予測値を生成する第 1 の予測値生成手段をさらに有する再生装置。

【請求項 3】 請求項 2 において、前記第 1 の予測値生成手段は、前記サンプル値系列の 1 階差分および 2 階差分を求めて 1 階差分がプラスの予測値およびマイナスの予測値を生成することを特徴とする再生装置。

【請求項 4】 請求項 2 において、前記第 1 の予測値生成手段により生成された前記中央値に対応する予測値に基づき、その他の予測値を所定のアルゴリズムにより生成する第 2 の予測値生成手段をさらに有する再生装置。

【請求項 5】 請求項 4 において、前記第 2 の予測値生成手段は、前記サンプル値系列のうち、前記中央値に対し上方に分散するサンプル値の平均値と、下方に分散するサンプル値の平均値をそれぞれ求め、これら求められた平均値に、理論的な予測値の平均値に対する差分を加減して他の予測値をそれぞれ生成することを特徴とする再生装置。

【請求項 6】 請求項 4 において、前記第 2 の予測値生成手段は、前記サンプル値系列のうち、複数回連続するサンプル値を最上位の予測値あるいは最下位の予測値として生成し、これらの予測値に予め設定された係数を演算して前記中央値に対応する予測値とその他の予測値をそれぞれ生成することを特徴とする再生装置。

【請求項 7】 請求項 1 において、前記パーシャルレスポンス等化手段は、前記サンプル値系列を得るタイミングを遅延補正する手段を備えている再生装置。

【請求項 8】 請求項 7 において、前記変換手段、パーシャルレスポンス等化手段および最尤復号手段に共通のクロック信号を供給するクロック信号供給手段を有する再生装置。

【請求項 9】 請求項 1 において、前記記録媒体は光記録媒体であることを特徴とする再生装置。

【請求項 1 0】 デジタルデータの記録された記録媒体から得られた読取信号をパーシャルレスポンスによる波形等化を行いサンプル値系列に変換するパーシャルレスポンス等化工程と、

前記サンプル値系列を複数の予測値を用いて最尤復号し

デジタルデータを再生する最尤復号工程とを有し、

この最尤復号工程では、前記サンプル値系列の中央値付近に対応する 2 つの前記予測値を備えており、前記サンプル値系列の傾向に応じて選択することを特徴とする再生方法。

【請求項 1 1】 請求項 1 0 において、前記サンプル値系列から所定のアルゴリズムにより前記中央値付近に対応する 2 つの予測値を生成する第 1 の予測値生成工程をさらに有する再生方法。

【請求項 1 2】 請求項 1 1 において、前記第 1 の予測値生成工程では、前記サンプル値系列の 1 階差分および 2 階差分を求めて 1 階差分がプラスの予測値およびマイナスの予測値を生成することを特徴とする再生方法。

【請求項 1 3】 請求項 1 1 において、前記第 1 の予測値生成手段により生成された前記中央値に対応する予測値に基づき、その他の予測値を所定のアルゴリズムにより生成する第 2 の予測値生成工程をさらに有する再生方法。

【請求項 1 4】 請求項 1 3 において、前記第 2 の予測値生成工程では、前記サンプル値系列のうち、前記中央値に対し上方に分散するサンプル値の平均値と、下方に分散するサンプル値の平均値をそれぞれ求め、これら求められた平均値に、理論的な予測値の平均値に対する差分を加減して他の予測値をそれぞれ生成することを特徴とする再生方法。

【請求項 1 5】 請求項 1 3 において、前記第 2 の予測値生成工程では、前記サンプル値系列のうち、複数回連続するサンプル値を最上位の予測値あるいは最下位の予測値として生成し、これらの予測値に予め設定された係数を演算して前記中央値に対応する予測値とその他の予測値をそれぞれ生成することを特徴とする再生方法。

【請求項 1 6】 請求項 1 0 において、前記パーシャルレスポンス等化工程では、前記サンプル値系列を得るタイミングを遅延補正可能であることを特徴とする再生方法。

【請求項 1 7】 請求項 1 0 において、前記記録媒体は光記録媒体であることを特徴とする再生方法。

## 【発明の詳細な説明】

【0 0 0 1】

【発明の属する技術分野】 本発明は、光ディスクなどの記録媒体に記録されたデジタルデータを再生する再生装置および再生方法に関するものである。

【0 0 0 2】

【従来の技術】 デジタルデータを記録する光記録媒体としてコンパクトディスク (CD)、ミニディスク (MD)、さらに国際標準化機構 (ISO) の規格に従った 130 mm および 90 mm の光ディスクカートリッジなどが製品化されている。また、近年、CD の約 7 倍の記録容量を有する DVD 規格の光ディスクが登場し、今後、益々データ量が多くなる動画データの記録媒体など

として注目されている。

【0003】従来、CDなどでは、読み取ったアナログ信号が所定のレベルより大きければ「1」、小さければ「0」と判定するビットバイビット復号方式が採用されているが、DVD規格の記録密度が大幅に向上した記録媒体では、高い信頼性でデジタルデータを再生することが難しい。

【0004】このため、近年、デジタルデータを再生する方法として、パーシャルレスポンス方式（PR方式またはPR）と、ビタビ復号方式を用いた最尤復号方式（ML方式またはML）を組み合わせたPRML方式が注目されている。

【0005】

【発明が解決しようとする課題】光記録媒体の信号再生にPRML方式を用いた技術は、例えば、特開平8-172366号、特開平8-221910号あるいは特開平8-263943号などがある。特開平8-172366号では、ビタビ復号器において受信サンプル値と予測値との二乗誤差をブランチメトリックとして復号データ列を得る際に、1次関数による折れ線にて近似し、回路規模を小さくする技術が開示されている。しかしながら、この方式では回路規模は小さくなるが等化特性の良い、中間値を備えた等化方式には対応できず、高密度化されたデータの再生には適していない。

【0006】特開平8-221910号では、読取信号からサンプル値を得る際に、振幅を制限し、ビタビ復号するときの予測値を減らせるようにしている。そして、読取信号にアシンメトリが生じて、ブランチメトリックの値を強制的に0にできるので、ビタビ復号の性能が低下するのを防止できる。しかしながら、この方式でも、中央値などの中間値付近での予測値との誤差は残るので、等化特性の良い、中間値を備えた等化方式ではそれほどの効果が得られない。

【0007】また、特開平8-263943号では、再生信号のサンプル値のうち、所定値より小さなサンプル値を抽出し、その極性と傾斜からA/D変換するサンプリングクロックパルスの位相を補正し、サンプル値のレベルを最適な状態に自動補正するようにしている。しかしながら、この方式では、サンプリング専用に位相が調整できるクロックパルスを設定する必要があるため、デジタル処理する回路規模が大きくなってしまふ。

【0008】そこで、本発明においては、等化特性の良く、中間値が多く発生する等化方式を採用したときでも、高速でブランチメトリック処理ができ、さらに、光記録媒体の再生信号特有のアシンメトリの影響にも強く、高速で復号性能の良い再生装置および再生方法を提供することを目的としている。また、回路構成を簡単にし、低消費電力で動作できると共に、高記録密度に対応できる信頼性の高い再生装置を低コストで供給可能にすることも本発明の目的としている。

【0009】

【課題を解決するための手段】このため、本発明においては、最尤復号するときの予測値のうち、中央値（ゼロクロス）付近に対応する予測値を2つ設け、アシンメトリにより非対称な読取信号が得られたときに予測値とサンプル値との誤差を小さくすることにより、高速で信頼性の高いデジタルデータが再生できるようにしている。すなわち、本発明の再生装置は、デジタルデータの記録された記録媒体から得られた読取信号をパーシャルレスポンスによる波形等化を行いサンプル値系列に変換するパーシャルレスポンス等化手段と、このサンプル値系列を複数の予測値を用いて最尤復号しデジタルデータを再生する最尤復号手段とを有し、この最尤復号手段では、サンプル値系列の中央値付近に対応する2つの予測値を設け、サンプル値系列の傾向に応じていずれかの予測値を選択するようにしている。また、本発明の再生方法は、デジタルデータの記録された記録媒体から得られた読取信号をパーシャルレスポンスによる波形等化を行いサンプル値系列に変換するパーシャルレスポンス等化工程と、サンプル値系列を複数の予測値を用いて最尤復号しデジタルデータを再生する最尤復号工程とを有し、この最尤復号工程では、サンプル値系列の中央値付近に対応する2つの予測値を用い、サンプル値系列の傾向に応じていずれかを選択するようにしている。

【0010】サンプル値系列の中央値付近、すなわち、中央値を2つ設けることにより、読取信号がアシンメトリの影響を強く受け、中央値が正または負に偏り、さらに中央でゼロクロスするときに正負または負正に変化するタイミングのサンプル値が非対称になったときでも、中央値であることを高速に、また、より正確に把握できる。このため、最尤復号するときのブランチメトリック演算およびバスメトリック演算を高速で行うことができ、さらに、中央値が精度良く評価されるので精度の高いデジタルデータを復号できる。したがって、高速で復号性能の良い再生装置および再生方法を提供できる。

【0011】これらの中央値付近の2つの予測値は、サンプル値系列から所定のアルゴリズムにより生成することが望ましい。予測値がサンプル値系列により更新できるようにすることにより、読取対象になっている記録媒体の状況あるいは再生装置の設置されている環境などがサンプル値に及ぼす影響を吸収することができ、よりサンプル値との誤差の少ない予測値で最尤復号を行える。したがって、さらに高速で精度の高い再生装置および再生方法を提供できる。サンプル値系列から予測値を生成するには、例えば、1階差分および2階差分をとって中央値（ゼロクロス）を判断し、そのときのサンプル値、あるいはそれらの適当な平均値から予測値を求めることができる。そして、1階差分がプラスおよびマイナスの予測値をそれぞれ設けることにより、アシンメトリによ



り非対称なサンプル値系列が得られたときでもそれを効率良く復号することができる。また、中央値と予測されたサンプル値、あるいはそれらの適当な平均値から予測値を更新するようにしても良い。

【0012】さらに、サンプル値系列の中央値に対応する予測値だけでなく、その他の予測値も波形等化されたサンプル値系列に対応して生成することにより、さらに、復号効率を高めることができる。したがって、中央値付近の予測値を生成する第1の予測値生成手段あるいは第1の予測値生成工程に加え、その他の予測値を所定のアルゴリズムにより生成する第2の予測値生成手段あるいは第2の予測値生成工程を設けることが望ましい。

【0013】読取信号にアシンメトリがある場合は、等化された波形を検出点で読取ったサンプル値が分散し、予測値からずれることが本願の発明者らの解析により判明しており、これに対処するには理論値からシフトした適当な予測値を生成することが望ましい。また、アシンメトリに対応してパーシャルレスポンス等化手段における等化係数を変更することが考えられている。その場合でも、サンプル値の分散は小さくなるが、サンプル値は予測値からシフトしてしまう。したがって、アシンメトリのある読取信号を復号するには、それぞれの予測値をサンプル値系列を考慮して生成することが非常に有効である。

【0014】予測値を求める1つの方法は、サンプル値系列のうち、中央値に対し上方に分散するサンプル値の平均値と、下方に分散するサンプル値の平均値をそれぞれ求め、これら求められた平均値に、理論的な予測値の平均値に対する差分を加減して他の予測値をそれぞれ生成することである。また、他の1つの方法は、サンプル値系列のうち、複数回連続するサンプル値を最上位の予測値あるいは最下位の予測値として生成し、これらの予測値に予め設定された係数を演算して中央値に対応する予測値とその他の他の予測値をそれぞれ生成することである。

【0015】さらに、パーシャルレスポンス等化手段においてサンプル値系列を得るタイミングを遅延補正できるようにすることが望ましい。これにより、デジタル化されたサンプル値系列を生成するためのA/D変換を行うクロック信号を制御しないでサンプル値のレベルを最適な状態に自動補正することができる。このため、変換手段、パーシャルレスポンス等化手段および最尤復号手段に共通のクロック信号を供給し動かすことができる。したがって、再生装置の回路規模を小さくすることができ、また、消費電力も削減することができる。読取信号をA/D変換してからパーシャルレスポンス等化手段に入力しても良く、パーシャルレスポンス等化手段から出力されたサンプル値系列をA/D変換してデジタル化しても良い。

【0016】

【発明の実施の形態】以下に図面を参照しながら本発明の実施の形態を説明する。図1に、実施の形態に係る光ディスク装置1の構成をブロック図を用いて示してある。本例の光ディスク装置1における処理は、ブロック図の矢印に沿って行われ、光ディスク媒体2に記録されたディスクデータを読み取って再生される。まず、本例の光ディスク装置1においては、光ピックアップ3により、光ディスク媒体2にレーザ光を照射して光ディスク媒体2に記録されたデジタルデータがアナログの読取信号 $\phi g$ として得られ、プリアンプ回路4により、そのアナログ信号が増幅される。増幅されたアナログ信号は、低周波通過フィルタ(LPF)および波形整形を行うイコライザ(EQ)との機能を備えた波形整形回路5で整形される。その後、アナログ/デジタル(A/D)変換器6によりデジタル信号に変換される。さらに、読取信号 $\phi g$ がデジタル化された読取信号 $\phi i$ は、パーシャルレスポンス(PR)等化回路10により処理され、所定のパーシャルレスポンスで波形等化されたサンプル値系列 $\phi s$ が生成される。そして、このサンプル値系列 $\phi s$ が最尤復号回路20によりビタビ復号され、光ディスク媒体2に記録されているデジタルデータの再生信号 $\phi o$ が復号される。

【0017】本例の光ディスク装置1は、これらの光ピックアップ3、プリアンプ4、波形整形回路5、A/D変換回路6、PR等化回路10および最尤復号回路20に加え、クロック信号 $\phi c$ を出力するPLL回路7を備えている。このPLL回路7では、波形整形回路5から出力され、高周波ノイズのカットされたアナログ信号を参照し、光ディスク媒体2から読取られる信号のビット周期に同期した周波数の信号が得られる。したがって、PLL回路7から出力される信号をクロック信号とすることにより、A/D変換回路6、波形等化回路10および最尤復号回路20に適したクロック信号が得られる。

【0018】本例のPR等化回路10は、波形等化を行う3タップの等化フィルタ(トランスバーサルフィルタ、Finite Impulse Response(FIR)フィルタ)11と、遅延補正回路12とを備えている。等化フィルタ11は、図2に示すように、直列に接続された3つの遅延要素15と、これらの遅延要素15の前後のデジタル信号を加算する加算器16と、等化方式に従って予め求められた重み係数(等化係数)を乗算する乗算器17とを備えている。遅延要素15はクロック信号 $\phi c$ に対し1ビット分の遅延時間Dを確保できる遅延素子である。また、本例の等化回路11ではPR(1221)方式でサンプル値が得られるように、それぞれの乗算器17の等化係数が設定されている。

【0019】図3にDVD規格の光ディスクに採用されている8/16符号と各種PRML方式によるビットエラーレート(BER)の評価を示してある。本図に示したように、PR(1221)方式がもっともエラーレー

トが小さく、S/N比が増大するにつれてPR(1221)方式がさらに優位になることが判る。このように、PR(1221)方式がDVD規格の光ディスクのデジタルデータを再生するのに適している。これは、DVD規格の光学系の周波数特性であるMTF(Modulation Transfer Function)に対しPR(1221)方式の周波数特性が近似しているためと考えられる。したがって、DVD規格の光ディスクを取り扱う光ディスク装置の再生装置にはPR(1221)方式を採用することが望ましく、波形等化を行う際に生ずる等化誤差を小さくでき、また、ノイズも抑制できる。

【0020】図4にPR(1221)方式を採用したときの等化フィルタのタップ数とビットエラーレート(BER)の関係を示してある。タップ数は等化フィルタ11の遅延要素15の数であり、PR(1221)方式を採用した場合、タップ数を増やしてサンプル値系列を長くしてもBERはほとんど変化しない。したがって、本例の等化フィルタ11はPR(1221)方式のサンプル値系列を得る最小限のタップ数である3タップの構成を採用している。タップ数の小さな等化フィルタを採用することにより、PR等化回路10の回路規模を小さくすることが可能であり、再生用チップのサイズを小さくでき、また消費電力も抑えることができる。

【0021】本例のPR等化回路10に設けられている遅延補正回路12は、入力されるクロック信号φcに対し

$$Y(k) = \alpha(U(k) - Y(k-1)) + U(k-1) \quad \dots (1)$$

ただし、U(k)は、k番目のタイミングで実際にサンプリングされた値であり、Y(k)は、1ビット転送時間T0に対しA/D変換などによる遅れΔtのない、適

$$\alpha = (1 - \Delta t / T0) / (1 + \Delta t / T0) \quad \dots (2)$$

この演算を行うことにより、予め判明しているA/D変換器のサンプリングなどに伴う遅れΔtと、遅れたタイミングで得られたサンプル値U(k)と、さらに、前のタイミングで得られたサンプル値Y(k-1)およびU(k-1)に基づき、適正なタイミングで得られるであろうサンプル値Y(k)をPR等化回路10から出力することができる。

【0025】このようにしてPR等化回路10で得られたサンプル値系列φsに基づき最尤復号回路20でデジタル信号を再生する。最尤復号回路20は、サンプル値系列φsのサンプル値と予測値φrとを最小二乗法で評価するブランチメトリック演算回路21と、このブランチメトリック演算回路21で評価されたサンプル値をバスメトリックで評価するバスメトリック演算回路22と、評価されたサンプル値系列に基づきデジタルデータを復号するバスメモリ23とを備えている。

【0026】本例の光ディスク装置1においては、ブランチメトリック演算回路21で参照される予測値φrの内、中間(中央値)の予測値φrmを2つ用意すると共に、これらφrm+およびφrm-をサンプル値系列φ

し、1ビット分の遅延時間の第1の遅延要素Dに加え、遅延回路により数分の1ビット周期の遅延を作れる第2の遅延要素を備えている。また、A/D変換回路6において信号をデジタル化する周期も1ビット周期による遅延周期Dより短く設定されており、デジタル信号φiも数分の1ビット周期で得られるようになっている。このため、第2の遅延要素の遅延周期を調整することによりサンプル値系列φsを得るタイミングをデジタル的に調整することが可能である。したがって、クロック信号φcの位相を制御し、A/D変換されるタイミングを調整しなくても、PR等化回路10でサンプリングのタイミングを制御することができる。このため、A/D変換以降の、すなわち、A/D変換器6、PR等化回路10および最尤復号回路20を全て同じクロック信号φcで動作するデジタル回路で処理することが可能となる。したがって、本例の光ディスク装置1においては、クロック信号の位相を調整するアナログ回路が不要なので、光ディスク装置1の再生系統の回路規模を非常に小さくすることができる。

【0022】PR等化回路10において遅延補正する方法は上記に限らない。タイミングのずれたクロックでA/D変換されたデータを使用し、以下に示す時間シフトの演算を行うことにより、適正なタイミングで得られるであろうサンプル値系列φsを求めることができる。

【0023】

正なタイミングで得られたであろうサンプル値である。また、αは、以下のように現される。

【0024】

$$\dots (2)$$

sから生成する第1の予測値生成部8を備えている。そして、これら2つの予測値φrm+およびφrm-のいずれかがサンプル値系列φsの傾向あるいはトレリス線図に従って選択され、ブランチメトリック演算およびバスメトリック演算で使用される。

【0027】図5にPR等化回路10で得られるサンプル値系列φsの一例を示してある。DVD規格においては8ビットデータを16ビットデータに変調する8/16変調が採用されており、最小ビット長が3、最大ビット長が11となっている。したがって、8/16変調されたデジタルデータをPR(1221)方式で等化すると、(0, 1, 3, 5, 6)の各々の予測値φr(φr0, φr1, φr3, φr5およびφr6)に対応する値が組み合わさったサンプル値系列φsが得られる。

【0028】例えば、図5(a)に示したデジタルデータがPR(1221)方式で等化されると図5(b)に示したサンプル値系列φsが得られる。本図は、理想的なサンプル値系列を示してあるが、実際に得られるサンプル値系列は上記の各予測値φrから様々な方向に変移している。その主な原因はノイズの他に光ディスク特有

10

20

40

50

のアシンメトリである。アシンメトリは、ディスクに形成したピット長がマスタリングのときのレーザパワーの過不足などによって規定の長さからずれたり、光ピックアップ3あるいはその他の再生系統の特性に起因して表れる。アシンメトリがあると、再生される信号は中央値が正または負に偏るので非対称になる。

【0029】本例の光ディスク装置1では、サンプリングのタイミングのずれに起因したサンプル値のずれは、先に説明したPR等化回路10の遅延補正回路12によって補正できる。そして、アシンメトリによってサンプル値系列 $\phi s$ が非対称になっているときは、中央の予測値(本例では3)  $\phi r_m$ をプラス方向とマイナス方向に2つ( $\phi r_{m+}$ および $\phi r_{m-}$ )用意することにより、最尤復号回路20において、非対称のサンプル値系列 $\phi s$ であっても短時間で正確に評価できる。

【0030】波形等化したデータの検出点における値、すなわち、サンプル値のアシンメトリに起因するシフト量(誤差)は、各々の光ディスク媒体に固有な要因、あるいは光ディスク装置1に固有な要因などによるものがある。したがって、デジタルデータを再生するときの条件に合った予測値 $\phi r$ を採用することが望ましい。しかしながら、複数の予測値を用意したとしても、どの値が予測値として適しているか評価は難しく、特に、アシンメトリがあるような場合は中央のサンプル値が大きく振れるので予測値を自動設定することが困難である。これに対し、本例の光ディスク装置1は、プラス方向およびマイナス方向に2つの予測値 $\phi r_{m+}$ および $\phi r_{m-}$ を用意してあるのでサンプル値が収束しやすい。したがって、複数の予測値を中央値に対して用意してある場合でも、プラス方向およびマイナス方向に分けてサンプル値を評価することにより、比較的簡単に復号するのに適した予測値を決めることができる。

【0031】予測値は、予め用意しておいても良いが、自動生成した方が、その時に求められているサンプル値系列 $\phi s$ の評価にさらに適したものにすることができる。さらに、上述したように、プラス方向およびマイナス方向に2つの予測値 $\phi r_{m+}$ および $\phi r_{m-}$ を用意することにより、値が収束しやすいのでより簡単に予測値を自動生成することができる。そして、自動生成されたサンプル値系列 $\phi s$ に近い予測値を用いることにより、上記のように、短時間で正確な評価を行える。上下のサンプル値を制限することは先に説明したようにリミッタなどを用いて容易である。したがって、中央値を自動設定することにより、サンプル値系列と予測値との距離は非常に近くなり、エラーレートを大幅に向上できる。

【0032】第1の予測値生成部8により採用可能な中央の予測値 $\phi r_m$ を自動的に生成するアルゴリズムはいくつか考えられ、図5にはその一例を示してある。サンプル値系列 $\phi s$ の中央値を中央値ポイントとして捉えることが可能であり、その位置(タイミング)は、プラス

方向およびマイナス方向も含め、図5(b)および図5(c)に示すように1階差分および2階差分をとることにより判断できる。すなわち、1階差分がプラスで、2階差分が0のときのサンプル値をプラス方向の中央値の予測値 $\phi r_{m+}$ として生成し、1階差分がマイナスで、2階差分が0のときのサンプル値をマイナス方向の中央値の予測値 $\phi r_{m-}$ として生成し出力することができる。したがって、予測値生成部8ではこのようなアルゴリズムに従い、それぞれのタイミングのサンプル値をある程度平均することにより、適当な予測値 $\phi r_{m+}$ および $\phi r_{m-}$ を求めることができる。そして、生成された予測値 $\phi r_{m+}$ および $\phi r_{m-}$ を、最尤復号回路20の予測値メモリ24の予測値を適当なタイミングで更新することにより予測値を適正化できる。

【0033】アルゴリズムはこれに限定されることはなく、例えば、後述するブランチメトリック演算回路21でプラス方向あるいはマイナス方向の中央値として判断されたサンプル値の平均をとり、適当なタイミングでそれぞれの予測値を更新することができる。

【0034】さらに、本例の光ディスク装置1は、第2の予測値生成部9を備えており、第1の予測値生成部8で生成された中間値の予測値 $\phi r_{m+}$ および $\phi r_{m-}$ を利用して、その他の予測値 $\phi r$ をサンプル値系列 $\phi s$ により生成するようにしている。例えば、PR(1221)であれば、予測値 $\phi r_0$ 、 $\phi r_1$ 、 $\phi r_5$ および $\phi r_6$ を第2の予測値生成部9で求めて予測値メモリ24に記憶し、ブランチメトリック回路21で使用できるようにしている。したがって、本例の光ディスク装置1においては、図6にフローチャートで示すように、光ディスク2から読取られた読取信号 $\phi g$ を波形等化してサンプル値系列 $\phi s$ を生成するステップ51と、そのサンプル値系列 $\phi s$ を最尤復号するステップ52に加え、まず、サンプル値系列 $\phi s$ から中間値に対応する予測値 $\phi r_{m+}$ および $\phi r_{m-}$ を求めるステップ(第1の予測値生成工程)55と、さらに、他の予測値 $\phi r_0$ 、 $\phi r_1$ 、 $\phi r_5$ および $\phi r_6$ を求めるステップ(第2の予測値生成工程)56とを有している。そして、最尤復号するステップ52においては、ステップ55および56でサンプル値系列 $\phi s$ に基づき生成された予測値が用いられるので、復号効率は非常に高くなる。さらに、本例においては、中間値に対応する予測値が2つ用意されているので、読取信号 $\phi g$ にアシンメトリがある場合でも最尤復号回路20における復号効率は高く、エラーレートの低い光ディスク装置1を提供できる。また、アシンメトリが有る場合には、ステップ56において、他の予測値 $\phi r_0$ 、 $\phi r_1$ 、 $\phi r_5$ および $\phi r_6$ をサンプル値系列 $\phi s$ に基づき生成することが復号能力を向上するうえで非常に有効であることが本願の発明者らの研究により判明している。

【0035】図7に、アシンメトリのない場合と、アシ

ンメトリが有る場合の信号がPR等化された波形の電圧レベルをヒストグラムにより模式的に示してある。まず、図7(a)は、アシンメトリのない読取信号 $\phi g$ をPR等化した波形の電圧ヒストグラムであり、PR(1221)で等価したときの理論的な電圧レベル(予測値)である0、1、3、5および6を中心とした分散の小さなサンプル値が得られていることが判る。これに対し、図7(b)は正のアシンメトリを含む読取信号 $\phi g$ をPR等化した波形の電圧ヒストグラムである。また、図7(c)は負のアシンメトリを含む読取信号 $\phi g$ をPR等化した波形の電圧ヒストグラムである。これらの図から判るように、アシンメトリがあると、サンプル値の分散が大きくなり、さらに、それぞれのサンプル値の平均も理論的な予測値から上下にシフトする。したがって、このようなサンプル値系列 $\phi s$ を、理論的な予測値で最尤復号すると、エラーレートも高くなる。

【0036】これに対し、中央値、すなわち電圧レベル3に対応する予測値を正または負のアシンメトリのあるサンプル値にしたがって上下に動かすことにより、中央値を判別できる確率が大幅に向上する。そして、中央値を精度良く判別することにより、その上下のサンプル値の判別は極めて容易となるので、復号能力は大幅にアップする。さらに、本例の光ディスク再生装置1においては、他の予測値もサンプル値にしたがって生成するようにしているので、その復号能力は大幅に向上し、エラーレートも改善される。

【0037】さらに、図7に示したサンプル値系列 $\phi s$ では、アシンメトリがあるとそれぞれのサンプル値の平均値がシフトするだけでなく、分散も大きいのでプランチメトリック回路21における負荷が大きくなる。このため、PR等化回路10において、等化係数をアシンメトリ用のものに変更することにより分散を小さくすることが検討されている。その結果得られるサンプル値系列 $\phi s$ の電圧ヒストグラムを図8に模式的に示してある。

【0038】本図も図7と同様に、図8(a)はアシンメトリのない読取信号 $\phi g$ をPR等化したサンプル値系列の電圧ヒストグラムであり、図8(b)は正のアシンメトリの有る読取信号 $\phi g$ をPR等化したサンプル値系列の電圧ヒストグラムである。また、図8(c)は負のアシンメトリの有る読取信号 $\phi g$ をPR等化したサンプル値系列の電圧ヒストグラムである。これらの図から判るように、PR等化回路10においてサンプル値系列 $\phi s$ を求める乗算器17の等化係数をアシンメトリを予定したものに切替えることにより、各サンプル値の分散を小さくすることができる。しかしながら、それらの平均値は理論的な予測値から上または下にシフトしてしまう。したがって、このような値のシフトしたサンプル値系列 $\phi s$ を最尤復号するためには、サンプル値系列 $\phi s$ に対応して生成された予測値 $\phi r$ を用いることが非常に有用であることが判る。

【0039】中間値以外のサンプル値に対応する予測値 $\phi r$ を生成する方法は幾つか考えられる。その1つは、第1の予測値生成回路8により求められた中間値に対応する予測値 $\phi rm$ および $\phi rm$ を積極的に利用する方法であり、PR(1221)により等価されたサンプル値系列 $\phi s$ の各々のサンプル値に対応する予測値 $\phi r0$ 、 $\phi r1$ 、 $\phi r5$ および $\phi r6$ は以下の式により求めることができる。

【0040】

$$\phi r0 = Avl - 0.5$$

$$\phi r1 = Avl + 0.5$$

$$\phi r5 = Avh - 0.5$$

$$\phi r6 = Avh + 0.5 \quad \dots (3)$$

ただし、 $Avl$ は、サンプル値系列 $\phi s$ の中央値より下の(電圧レベルの低い)サンプル値の平均であり、 $Avh$ は、サンプル値系列の中央値より上(電圧レベルの高い)サンプル値の平均である。

【0041】すなわち、このアルゴリズムにおいては、 $\phi rm$ より上のサンプル値の平均は本来電圧レベルが5または6であるサンプル値の平均であると考え、その平均値を求めて理論的な予測値の差分を加減することにより各々のサンプル値に対応する予測値 $\phi r5$ および $\phi r6$ を生成している。予測値 $\phi r0$ および $\phi r1$ も同様に生成することができる。

【0042】この予測値を求めるアルゴリズムは、中間値の予測値を閾値として利用しており、アルゴリズムとしては簡易で、回路規模も小さくて済むという利点がある。しかしながら、閾値を設けて判定する方法は、一般にDC変動に弱いという指摘がある。これに対し、以下に説明するようなPR等化された波形の特性を用いて中間値以外のサンプル値の予測値を生成することも可能である。

【0043】まず、図9に、PR等化(本例では上述しているようにPR(1221)を示している)された波形の幾つかを示してある。図9(a)は、DVDに採用されている8/16変調の最短のビットに対応する3T波形(Tはチャンネルビット長)であり、サンプル値(理想的な)は1、3および5しか取らない。これに対し、図9(b)に示す4T波形では、0、1、3、5および6の各電圧レベルをとり、また、図9(c)に示す5T波形では、最高レベル(最上位の信号)である6が2つ続き、また、最低レベル(最下位の信号)である0も2つ続く。さらに、図9(d)に示す6T波形では、電圧レベル6が3つ連続し、電圧レベル0も3つ連続し、図9(e)に示す7T波形では電圧レベル6が4つ連続し、電圧レベル0も4つ連続する。8/16変調においては最長符号が11Tであるが、上記から判るように電圧レベル6および0が連続する数はさらに多くなる。

【0044】このようなサンプル値系列 $\phi s$ に着目する

と、連続するサンプル値の差分値が零あるいは十分零に近いものが3つ以上続いたら、それらのサンプル値は、理論的な値（電圧レベル）が6または0に属するものであると判定することができる。したがって、それら連続するサンプル値の平均を取ることにによりレベル6の予測値 $\phi r 6$ またはレベル0の予測値 $\phi r 0$ を求めることができ、それらの値と中間値の予想値 $\phi r m$ とを比較する

$$\begin{aligned}\phi r 5 &= \phi r m + A (\phi r 6 - \phi r m) \\ \phi r 1 &= \phi r 0 + B (\phi r m - \phi r 0) \quad \dots (4)\end{aligned}$$

但しAおよびBは係数である。

【0047】PR(1221)においては、係数Aは約2/3とし、係数Bは約1/3にすることができる。しかしながら、アシンメトリがある場合は、サンプル値のシフトに応じて変更することも可能であり、係数AおよびBを調整することにより更にエラーレートを改善することも可能である。

【0048】このように、中間値の予測値 $\phi r m+$ および $\phi r m-$ をサンプル値系列 $\phi s$ から生成するだけでなく、他のサンプル値に対応する予測値 $\phi r$ を生成することにより、エラーレートを改善することができ、アシンメトリのある場合はその効果は顕著である。

【0049】このようにして各々の予測値 $\phi r$ が生成されると、最尤復号回路20ではそれらの予測値 $\phi r$ に基づきサンプル値系列 $\phi s$ を評価する。まず、ブランチメトリック演算回路21により、サンプル値系列 $\phi s$ のサンプル値と予測値の差の二乗演算を行い、最小二乗誤差法により評価する。次に、二乗演算した信号をバスメトリック演算回路22に入力する。バスメトリック演算回路22は、加算器と、比較器と、選択器とを備えたAC S (Add Compare Select) 回路であり、加算器により前記のバスメトリック値と二乗誤差信号とを加算し、二種類の加算出力信号を比較器により比較値、小さい値を選択器により選択して今回のバスメトリック値と保持されるようになっている。その時の選択情報がバスメモリ23に出力して保持され、バスメモリ23の最終段から最尤バスに対応する値が再生データ $\phi o$ として出力される。

【0050】このように、本例の光ディスク装置1では、DVD規格のディスクに記憶されたデジタルデータを再生するのに適したPR(1221)方式で読み取った信号を等化出力し、さらに、予測値として中央値を2つ設けることにより、PR(1221)方式で等化出力されたサンプル値系列を従来の5つ予測値ではなく、6つの予測値で評価するようにしている。したがって、本例の最尤復号回路20のPR(1221)方式のトレリス線図は図10に示すように5値で6状態となるが5値を6個に分けて復号する。そして、中央値を評価する2つの予測値をサンプル値系列に基づき更新できるようにしているので、ブランチメトリック演算回路およびバスメトリック演算回路における演算時間を短縮でき、ま

ことにより予測値 $\phi r 6$ および $\phi r 0$ を生成することができる。

【0045】予測値 $\phi r 6$ および $\phi r 0$ が求まると、残りの予測値 $\phi r 5$ および $\phi r 1$ は以下の式により求めることができる。

【0046】

10 た、精度を上げることができる。さらに、DVD規格で採用される8/16変調により取り得ない状態遷移を予め除くことにより、演算時間および回路規模を削減することが可能であり、高速で信頼性の高い再生データを得ることができる。

【0051】なお、本例では等化方式が光ディスク、特にDVD規格に従った光ディスクの再生に適しているPR(1221)の再生装置を例に説明しているが、他の等化方式を採用した再生回路および再生方法にも本発明を適用できることはもちろんである。また、本発明の再生装置および再生方法は、DVDに限らず、MDなどの他の光ディスク、さらには、磁気ディスクなどのデータ記録媒体からデータを再生する装置にも適用できることはもちろんである。

【0052】

【発明の効果】以上に説明したように、本発明のPRML方式を採用した再生装置および再生方法においては、サンプル値系列の中央値を評価する予測値を2つ設けることにより、読取信号がアシンメトリの影響を強く受け、中央値が正または負に偏り、さらに正負または負正に変化するとき非対称になった場合でも、サンプル値系列を適切に、また、短時間で評価できるようにしている。さらに、これらの予測値をサンプル値系列から所定のアルゴリズムにより生成するようにしており、読取対象になっている記録媒体あるいは再生装置の環境が異なったときにも高い信頼性を得ることができる。

【0053】さらに、中央値に加えて、他のサンプル値に対応する予測値をサンプル値系列に基づき生成することによりエラーレートを改善することができる。特に、アシンメトリがある場合は、PR等化されたサンプル値が上下にシフトすることが本願の発明者らによって見出されており、各サンプル値に対応する予測値を生成することにより、アシンメトリの有る読取信号に対しても再生能力が高くエラーレートの低い再生装置および再生方法を提供できる。

【0054】また、PR等化する際に、サンプル値系列をサンプリングするタイミングを遅延補正することにより、デジタル化されたサンプル値系列を得るためにA/D変換するタイミングを変えずにサンプリングするタイミングを調整できる。したがって、再生装置の回路規模を小さくすることができ、また、消費電力も削減するこ

【0055】等化方式としてDVD規格の光ディスク装置に採用されている光学系のMTF特性に周波数特性が似ているPR（1221）方式、あるいは他の等化方式を採用した再生装置および再生方法において、等化誤差およびノイズを抑制できる。したがって、高記録密度の光ディスクの信号を再生するのに適した高速で信頼性の高い再生装置および再生方法を提供できる。

【図１】本発明の実施の形態に係る光ディスク装置の概略構成を示すブロック図である。

【図5】PR(1221)方式のサンプル値系列の例を示す図である。

【図7】アシンメトリの有無によりサンプル値の様子が変動する様子を示す電圧ヒストグラムである。

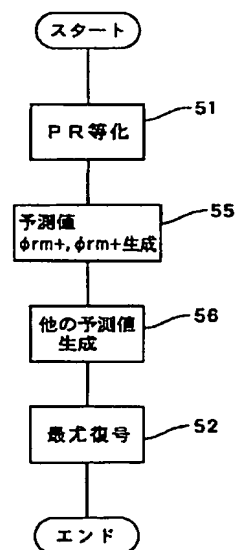
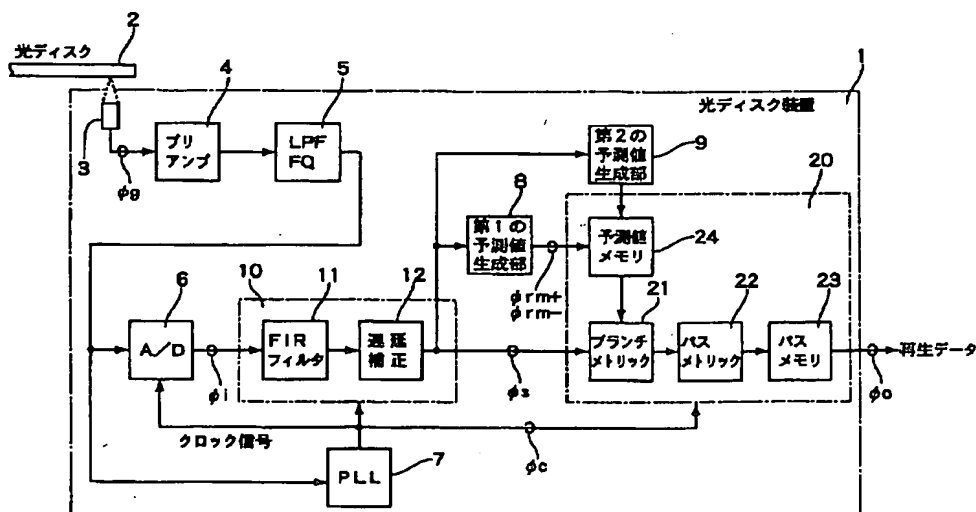
した係数に切替えた場合のサンプル値を示す電圧ヒストグラムである。

【図9】PR(1221)等化されたサンプル値系列の幾つかの例を示す図である。

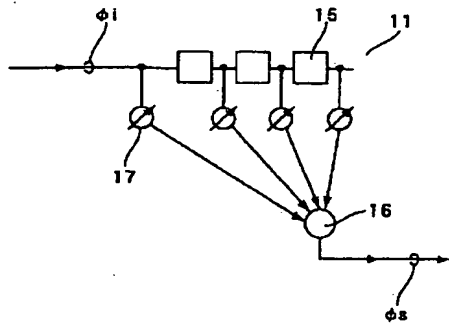
【図10】PR(1221)方式のトレリス線図である。

- 1 光ディスク装置
- 2 光ディスク
- 3 光ピックアップ
- 4 プリアンプ
- 5 波形成形回路
- 6 A/D変換回路
- 7 クロック源
- 8 第1の予測値生成部
- 9 第2の予測値生成部
- 10 PR等化回路
- 11 等化フィルタ
- 12 遅延補正回路
- 20 最尤復号回路
- 21 ブランチメトリック演算回路
- 22 パスメトリック演算回路
- 23 パスメモリ
- 24 予測値メモリ

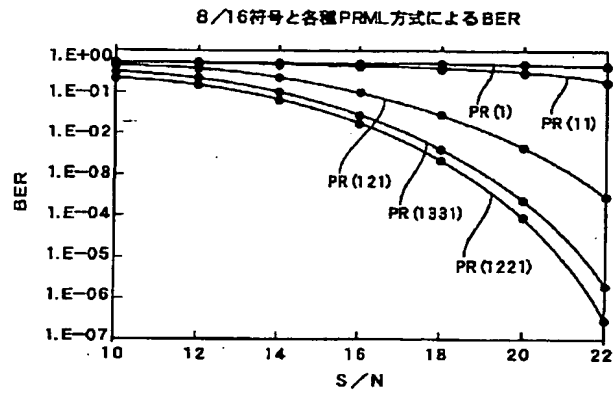
【图6】



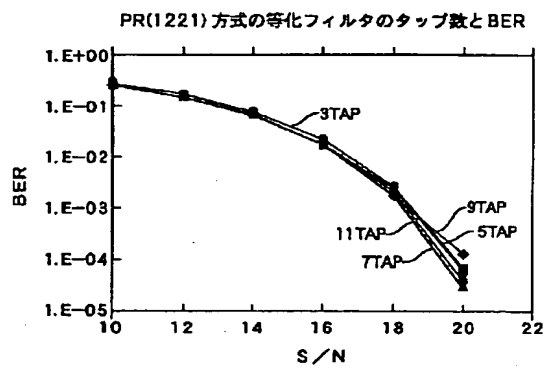
【図2】



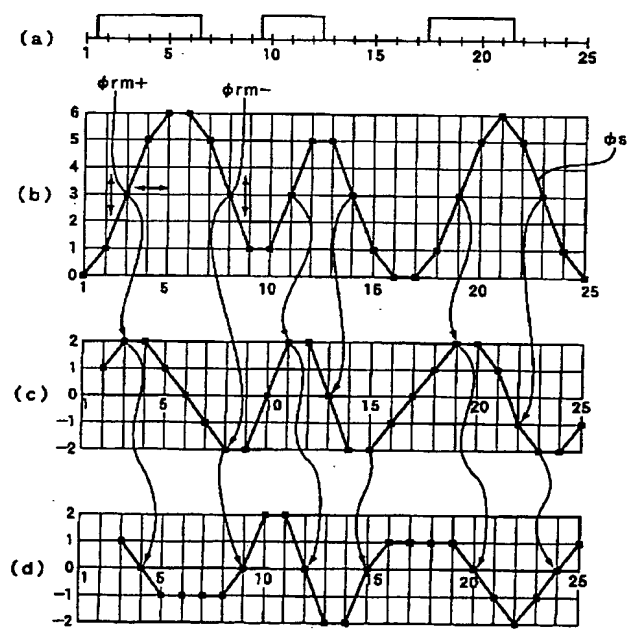
【図3】



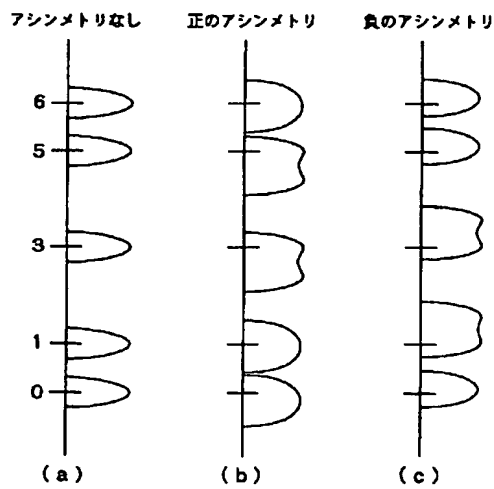
【図4】



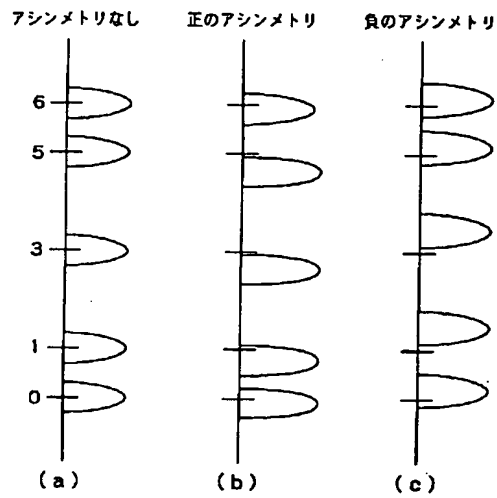
【図5】



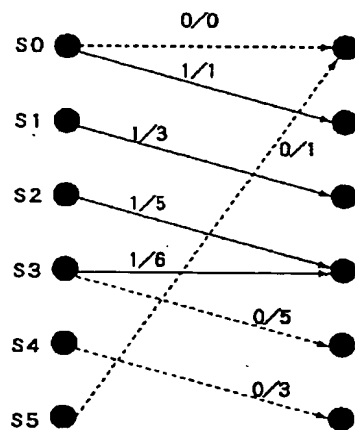
【図7】



【図 8】

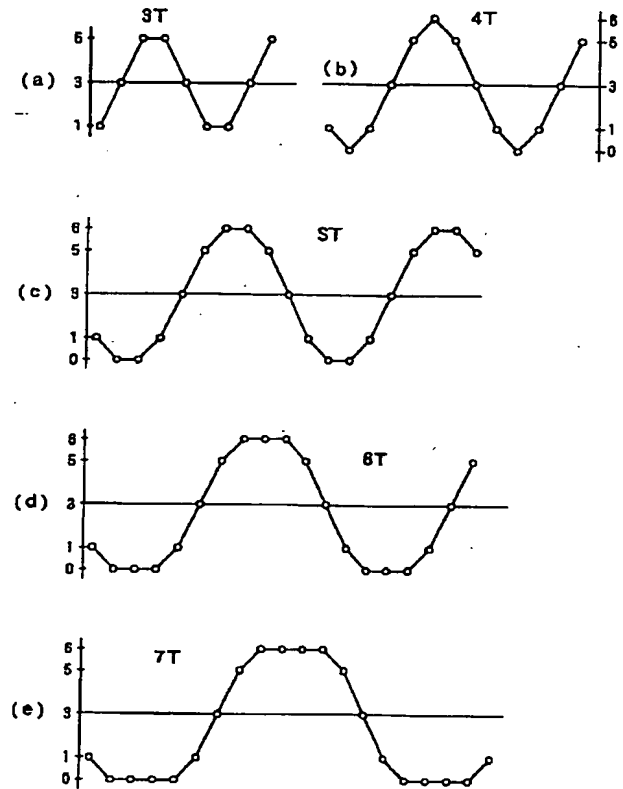


【図 10】



PR(1221)のトレリス線図

【図 9】



フロントページの続き

(72)発明者 池上 富雄  
長野県諏訪市大和3丁目3番5号 セイコ  
ーエプソン株式会社内

Fターム(参考) 5D044 BC06 CC04 FG01 GL31 GL32